

# CALCOLATORI ELETTRONICI A – 25 gennaio 2011

**NOME:**

**COGNOME:**

**MATR:**

Scrivere chiaramente in caratteri maiuscoli a stampa

1. Supponendo di avere a disposizione dei sommatore “full adder” (3 ingressi e due uscite) si riporti lo schema che permette di effettuare somme e sottrazioni a 4 bit. [3]

2. Utilizzando la green card, tradurre in linguaggio macchina le seguenti istruzioni espresse in assembly MIPS: [5]

L1: beq \$s0, \$zero, CONT

addi \$s0, \$s0, -1

j L1

CONT: lw \$t0, 16(\$t0)

3. Si considerino, mostrati nelle figure alla pagina seguente, il datapath ed il diagramma a stati finiti che specifica l'unità di controllo secondo la tecnica a multiciclo relativamente alle istruzioni MIPS *lw*, *sw*, *beq*, *j* ed alle istruzioni *Tipo-R*.

Si vuole implementare la nuova istruzione

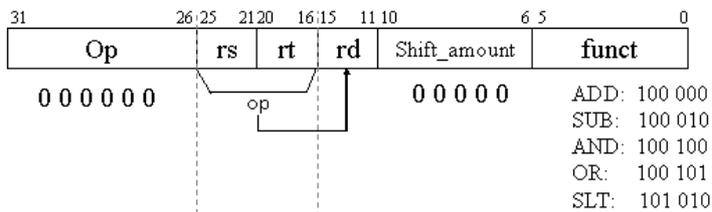
*maxvet*     *r0, offset(r1)*

che, pone in *r0* il massimo dei valori contenuti in memoria nelle locazioni di indirizzo *r1*, *r1+4*, ..., *r1+offset*.

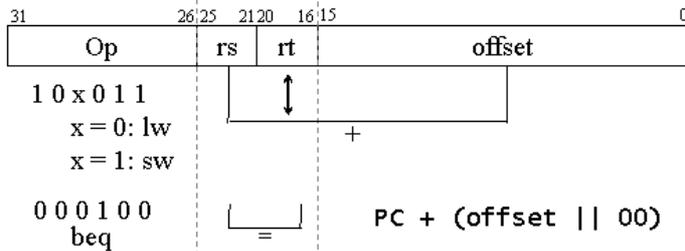
Ricordando i tre formati di codifica delle istruzioni (riportati di seguito) si chiede di:

- riportare il formato della nuova istruzione macchina (specificando anche i campi destinati a *r1* e *r2*);
- riportare, nella corrispondente figura, le modifiche necessarie al datapath;
- estendere il diagramma degli stati per implementare la nuova istruzione. [10]

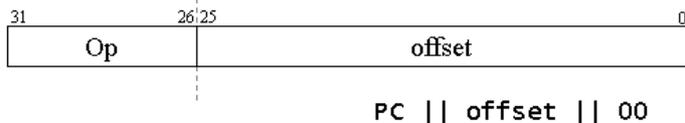
Promemoria formati delle istruzioni:



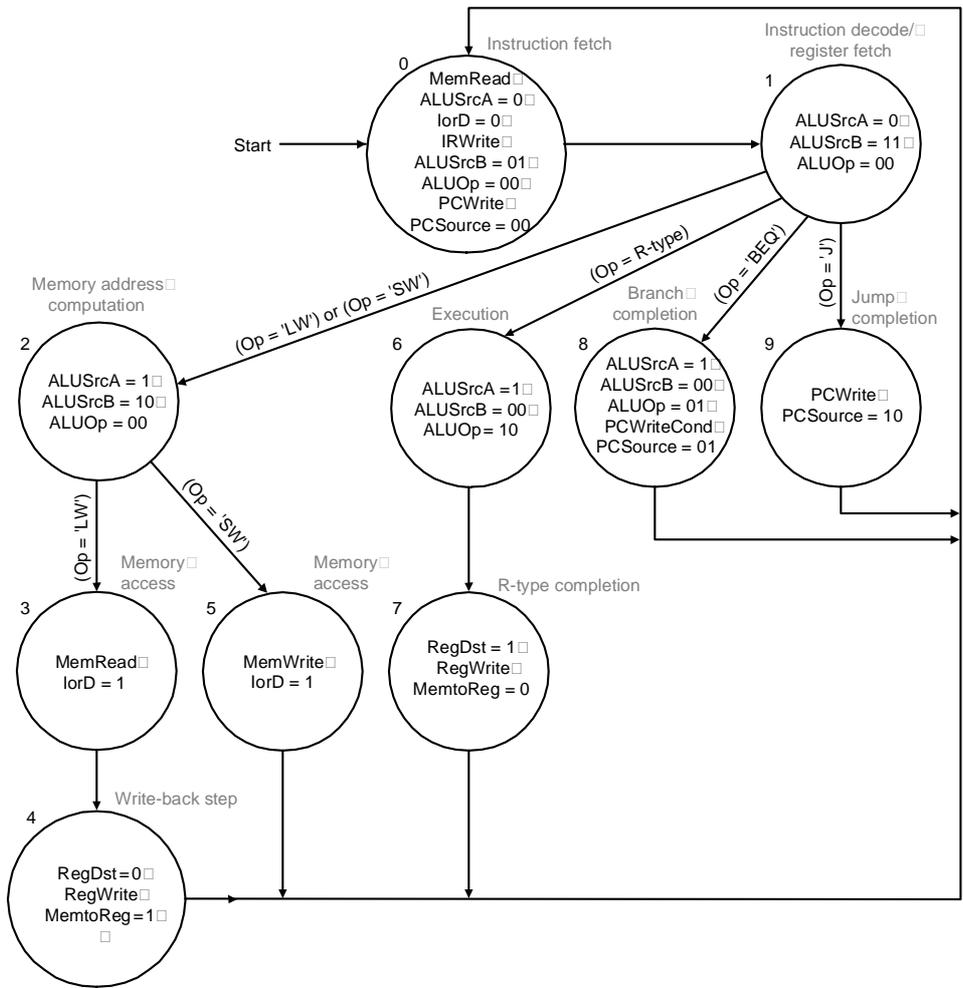
Aritmetiche:  
Tipo-R

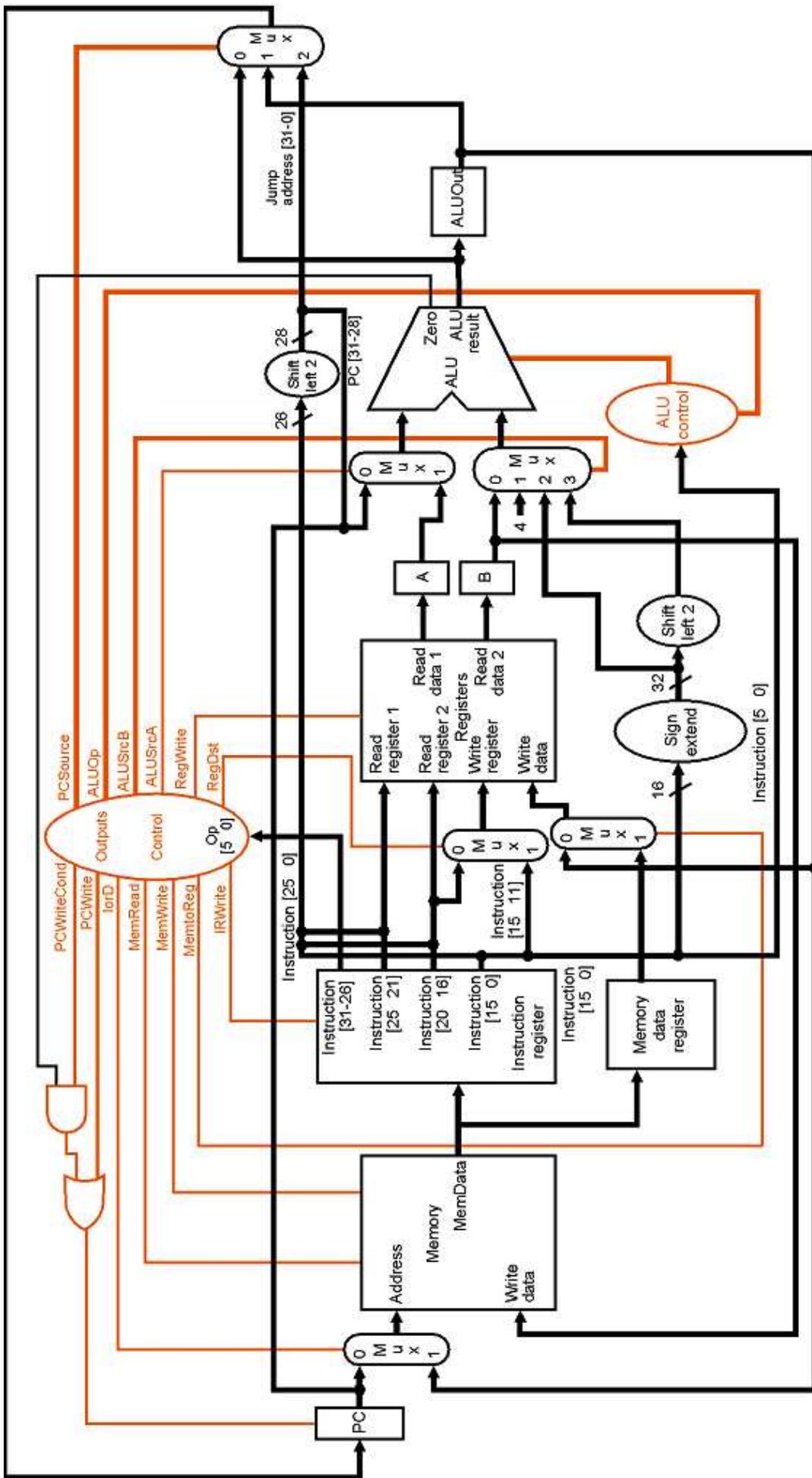


lw, sw, beq:  
Tipo-I



J: Tipo-J





4. Scrivere una procedura in assembler MIPS corrispondente alla seguente funzione espressa in linguaggio C, che riceve in ingresso un vettore di interi ed un intero e ritorna un valore intero (F rappresenta una funzione chiamata dalla procedura che riceve un intero e produce un intero come risultato). Si utilizzino le note convenzioni sui registri. [6]

```
int P(int x[], i){
    int j;
    temp=0;

    for(j=0; j<i;j++)
        if(x[j]>32){
            x[j]=32;
            temp=1;
        }
        else x[j] = F(x[j]);

    return temp;
}
```

5. Si consideri la nota implementazione dell'unità di controllo secondo la tecnica multiciclo relativamente alle istruzioni MIPS lw, sw, beq, j e TIPO-R (si noti che il datapath è riportato nell'esercizio 3). Si supponga che le operazioni atomiche che coinvolgono le unità funzionali principali richiedano:

Unità di memoria (lettura e scrittura):	2 ns
Register File (lettura e scrittura):	2 ns
Operazione ALU:	2 ns

Si assuma il seguente carico di lavoro:

Tipo-R:	30%
sw:	20%
lw:	30%

Si dispone di una cache primaria e di una cache secondaria, le cui caratteristiche sono:

- cache primaria:  $f_{\text{miss}}$  per le istruzioni = 2%,  $f_{\text{miss}}$  per i dati = 4%
- cache secondaria: tempo di accesso di 10 cicli di clock,  
 $f_{\text{miss}}=10\%$  per le istruzioni e 20% per i dati

Si dispone inoltre di una memoria DRAM con un tempo di accesso pari a 100 cicli di clock.

Si chiede di calcolare le prestazioni in termini di tempo medio di esecuzione per istruzione.

[3]

6. Si consideri il seguente schema, che si riferisce ad una unità di controllo del processore microprogrammata. Per ciascuna delle seguenti affermazioni, si dica se è vera o falsa, motivando le risposte:

- il contatore di microprogramma (microprogram counter) viene aggiornato quando viene aggiornato il program counter;
- il contatore di microprogramma viene aggiornato più volte rispetto al program counter;
- il contatore di microprogramma viene aggiornato ad ogni ciclo di clock. [3]

